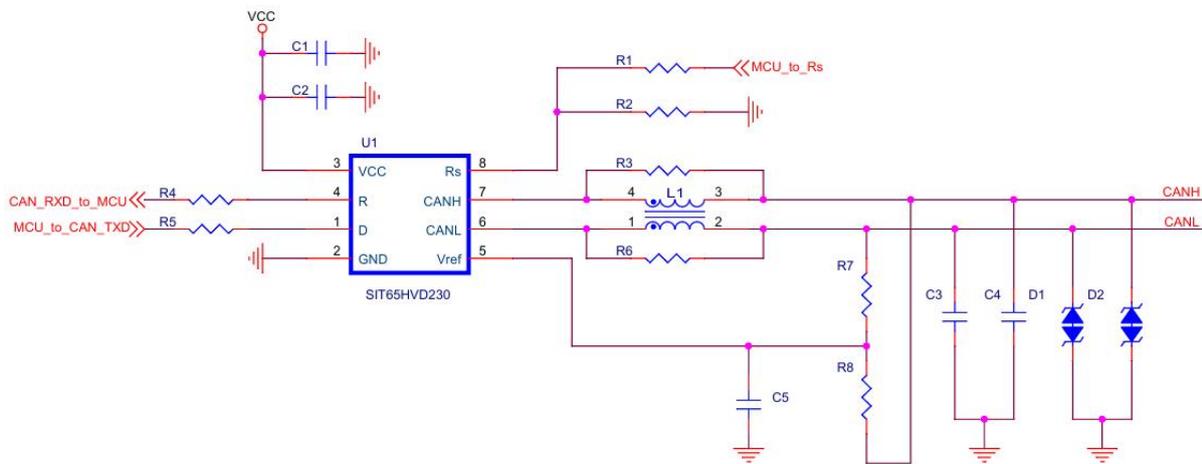


简介

SIT65HVD230 是一款应用于CAN协议控制器和物理总线之间的接口芯片，与具有CAN控制器的 3.3V 微处理器、微控制器 (MCU) 和数字信号处理器 (DSP) 或者等效协议控制器结合使用，应用于工业自动化、控制、传感器和驱动系统，电机和机器人控制，楼宇和温度控制，电信和基站控制及状态等领域。适用于采用符合ISO 11898标准的CAN串行通信物理层的应用。

典型应用

图 1-1

如上图 1-1 是 SIT65HVD230 应用的外围电路设计。

1. VCC 为输入源，3.3V 供应，一个 10 μ F 的电容 (C1) 用于平滑电压波动，一个 100nF 的电容 (C2) 可用于滤除线路中的高频噪声，电容需靠近芯片引脚放置。

2. 总线终端:图 1-1 显示了分裂终端。分裂电阻 R7 和 R8，终端的中心通过电容器 C5 与地连接。分裂终端为总线提供共模过滤。ECU 作为总线终端被放置在总线上执行，必须格外小心，以确保终端节点不会从总线中移除，防止删除了终端。

ECU作为终端节点放置在网络中时，R7和R8的建议值为60 Ω ，C5的建议值为4.7nF。

ECU作为支线节点放置在网络中时，R7和R8的建议值为1.3k Ω ，C5的建议值为4.7nF。

3. Vref-引脚：使用Vref驱动的方式，这种方式可以去掉数据传输开始所造成的阶跃信号，以保证更好的电磁辐射特性。

4. Rs-模式选择引脚：

强下拉至GND=高速模式，R1不贴，R2推荐值1-4.7k Ω ；

强上拉至VCC=低功耗模式，R2不贴，R1推荐值为1-4.7k Ω ；

斜率控制模式，R1不贴，R2通过10k Ω ~100k Ω 实现总线斜率控制。

5. R 引脚，建议可放置一个值为 10 Ω ~1k Ω 的串联电阻 (R4)，在引脚过电压的时候，以限制收发器的输入电流。

6. D 引脚是从控制器发送输入信号到收发器。建议放置一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻 (R5)，在引脚过电压的时候，以限制收发器的输入电流。

7. 将保护和滤波电路尽可能靠近总线连接器，以防止瞬变，ESD 和防止噪音传播到电路板上。如图 1-1，瞬态电压抑制 (TVS) 器件 (D1、D2) 用于增加保护。总线滤波电容器 C3 和 C4。此外共模扼流圈 (CMC) L1 可进一步提升 EMC 性能，如不需要，可以不贴L1，此时需要贴上旁路电阻R3和R6。器件放置需按照信号路径方向设计子总线保护元件，不要强迫瞬态电流偏离信号路径到达保护装置。

TVS 选型原则：

- 1) 静电防护能力需达到要求级别；
- 2) V_c 钳位电压小于18V。

CAN TVS推荐型号：SMAJ系列 (400W)、SMBJ系列 (600W)。

总线滤波电容器推荐值：10pF~100pF。

共模扼流圈 (CMC) 推荐：51uH或100uH。

为了更好地应用 SIT65HVD230，在 PCB LAYOUT 时，需注意如下问题：

- ❖ 总线信号其长度不应超过 10cm。
- ❖ ESD 保护器件应靠近 ECU 连接器总线连接端。
- ❖ VCC输入电容应靠近收发器引脚，走线尽量短。
- ❖ 通信控制器和收发器之间的连线长度应尽量短。
- ❖ 通信控制器和收发器之间接地阻抗应尽可能低。
- ❖ 避免在通信控制器与收发器的地之间使用滤波器元件，收发器和通信控制器的地必须相同。
- ❖ 避免其他的信号线与 CANH 和 CANL 平行布线，可能会有噪声注入 CAN 总线，影响总线通信。
- ❖ CAN 传输线下层的 Layout 不可与其它走线交叉，尽可能在走线下层铺地处理，下层地的铺设最小宽度是 CANH/CANL 两线线距的 1.5—2 倍。
- ❖ CANH/CANL 的 PCB 走线尽可能不走过孔，以减小过孔电感对信号的影响。
- ❖ 表层走线周边包地处理。表层走线可以很好地对阻抗进行控制，在后期调试时，也有利于元器件的增加和修改。
- ❖ 如果走线不可避免地需要较长布局，可采用 45 度的折线走法，有利于减小线上辐射，对于高速差分走线，这样的走线方式，可以改善线上辐射达 3dB 以上。
- ❖ 去耦电容以及芯片接地至少使用两个过孔，以尽量减少走线和过孔电感。